



①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑫ **Offenlegungsschrift**
⑩ **DE 196 18 094 A 1**

⑤1 Int. Cl.⁸:
G 05 B 23/02
E 05 B 65/36

②1 Aktenzeichen: 196 18 094.5
②2 Anmeldetag: 6. 5. 96
④3 Offenlegungstag: 20. 11. 97

DE 196 18 094 A 1

⑦1 Anmelder:
SGS-Thomson Microelectronics GmbH, 85630
Grasbrunn, DE

⑦4 Vertreter:
Klunker und Kollegen, 80797 München

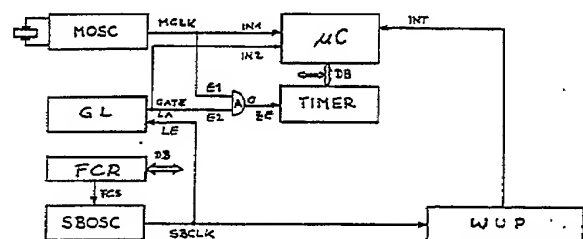
⑦2 Erfinder:
Reichmeyer, Hans, 85567 Grafing, DE; Colandrea,
Francesco, 85540 Haar, DE

⑤6 Entgegenhaltungen:
DE 43 02 232 A1
DE 42 21 142 A1
US 48 57 917
EP 04 57 964 A1

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤4 Steuerschaltung mit nachstimbarem Standby-Oszillator

⑤7 Steuerschaltung, die während Zeiten ohne Steuerbedarf in einen Standby-Betrieb schaltbar und während des Standby-Betriebs wiederholt für jeweils eine kurze Aufweckzeit in einen Vollbetrieb rückschaltbar ist. Die Steuerschaltung enthält einen auch im Standby-Betrieb arbeitenden Standby-Oszillator (SBOSC), der während Aufweckzeiten nachgestimmt wird.



DE 196 18 094 A 1

Die Erfindung betrifft eine Steuerschaltung, mittels welcher elektrische Einrichtungen steuerbar und deren Betriebszustände überwachbar sind.

Mit einer derartigen Steuerschaltung wird beispielsweise eine Zentralverriegelungseinrichtung eines Kraftfahrzeugs gesteuert und überwacht. Ganz allgemein ist eine derartige Steuerschaltung zur Steuerung und Überwachung eines sogenannten Zustandsautomaten verwendbar, der eine vorbestimmte Zahl von Zuständen produzieren kann, aufgrund von aktuellen Zuständen und Eingangsvariablen von einem Zustand in einen anderen Zustand übergeht und dabei Ausgangssignale erzeugt.

Eine derartige Steuerschaltung herkömmlicher Art umfaßt eine Steuereinrichtung, bei der es sich um einen Mikrocontroller handeln kann, und einen Hauptoszillator, der ein Taktsignal für den Betrieb der Steuereinrichtung liefert. Außerdem kann eine derartige Steuerschaltung eine Zustandsüberwachungseinrichtung enthalten, mittels welcher die jeweiligen Zustände vorbestimmter elektrischer Einrichtungen, wie elektrischer Schaltkontakte, Sensoren und/oder Detektoren überwachbar und an die Steuereinrichtung die jeweiligen Zustände repräsentierende Zustandssignale lieferbar sind.

Aufgrund der hohen Taktfrequenzen, mit welchen digitale Steuereinrichtungen moderner Art, insbesondere in der Form der bereits erwähnten Mikrocontroller, arbeiten können, werden Quarz-Oszillatoren mit Schwingungsfrequenzen im MHz-Bereich verwendet. Sowohl solche Steuereinrichtungen als auch derartige Oszillatoren verbrauchen relativ viel Strom, was sich beispielsweise dann als problematisch erweisen kann, wenn die mit der Steuerschaltung gesteuerte Einrichtung über lange Zeit nicht benötigt wird. Wird mit einer solchen Steuerschaltung beispielsweise eine Zentralverriegelungseinrichtung eines Kraftfahrzeugs gesteuert, kann es vorkommen, daß die Steuerschaltung für eine lange Zeitdauer nicht benötigt wird, beispielsweise wenn das Kraftfahrzeug über Tage, Wochen oder gar Monate nicht benutzt wird. Um für derartige Fälle eine unerwünschte Belastung der elektrischen Energiequelle, in dem genannten Beispiel einer Kraftfahrzeugbatterie, zu vermeiden, ist es bekannt, die Steuerschaltung dann, wenn ihre Steuerfunktion längere Zeit nicht benötigt wird, in einen stromsparenden Warte- oder Standby-Betrieb umzuschalten, in welchem Steuerschaltungskomponenten relativ hohen Stromverbrauchs, wie die Steuereinrichtung und der Oszillator, abgeschaltet werden.

Im Standby-Betrieb werden nur solche Teile der Steuerschaltung im Einschaltbetrieb gehalten, die zur Zustandsüberwachung von elektrischen Einrichtungen wie Sensoren, Detektoren und Schalterkontakten dienen. Auf diese Weise kann festgestellt werden, wann wieder Steuerbedarf durch die Steuerschaltung entsteht, um die Steuerschaltung bei einer solchen Feststellung in ihren Vollbetrieb rückschalten zu können. Dadurch werden während des Standby-Betriebes abgeschaltete Steuerschaltungsteile wieder in Betrieb genommen.

Zur Funktionssicherheit wird die Steuerschaltung auch dann, wenn kein Steuerbedarf besteht, wiederholt für jeweils eine kurze Aufweckzeit in den Vollbetrieb rückgeschaltet. Eine derartige vorübergehende Rückschaltung in den Vollbetrieb geschieht üblicherweise periodisch. Beispielsweise erfolgt nach Standby-Peri-

oden mit einer Dauer von jeweils einigen Sekunden ein Rückschalten in den Vollbetrieb für eine Aufweckzeit von jeweils einigen Millisekunden. Bei diesem Beispiel befindet sich die Steuerschaltung nur im Bereich von wenigen % der Gesamtzeit im Vollbetrieb, die restliche Zeit im Standby-Betrieb. Der durchschnittliche Stromverbrauch durch die Steuerschaltungsteile mit ins Gewicht fallendem Stromverbrauch reduziert sich entsprechend auf wenige % desjenigen Stromverbrauchs, welcher aufträte, wenn die Steuerschaltung permanent im Vollbetrieb gehalten würde.

Zur Steuerung der während des Standby-Betriebs im Einschaltzustand gehaltenen Steuerschaltungsteile sowie für die Steuerung der sich abwechselnden Standby-Perioden und Vollbetriebsperioden wird ein Oszillator zur Bereitstellung dafür erforderlicher Taktsignale benötigt, wobei die Frequenz dieser Taktsignale wesentlich niedriger sein kann als die vom Quarzoszillator an die Steuereinrichtung gelieferten Taktsignale. Da der Quarzoszillator während des Standby-Betriebs abgeschaltet ist, verwendet man bei dieser bekannten Steuerschaltung neben dem als Hauptoszillator dienenden Quarzoszillator einen als Standby-Oszillator dienenden zweiten Oszillator, der permanent arbeitet, eine wesentlich niedrigere Schwingungsfrequenz als der Hauptoszillator aufweist und einen wesentlich geringeren Stromverbrauch als der Hauptoszillator hat. Herkömmlicherweise verwendet man als Standby-Oszillator beispielsweise einen RC-Oszillator oder einen IC-Oszillator, bei welchem eine Kapazität mit Hilfe einer Stromquelle und eines Schalters periodisch auf- und entladen wird.

Derartige Standby-Oszillatoren sind insofern problematisch, als ihre Frequenzstabilität nicht besonders gut ist.

Daher sollen mit der vorliegenden Erfindung Maßnahmen bereitgestellt werden, mit welchen dieses Problem überwunden werden kann.

Erfindungsgemäß erreicht man dies mit einer Steuerschaltung der in Anspruch 1 angegebenen Art, die entsprechend den Ansprüchen 2 bis 11 weitergebildet sein und für eine Zentralverriegelungseinrichtung gemäß Anspruch 12 verwendet werden kann.

Die erfindungsgemäße Steuerschaltung ist während Zeiten ohne Steuerbedarf in einen Standby-Betrieb schaltbar und während des Standby-Betriebs wiederholt für jeweils eine kurze Aufweckzeit in einen Vollbetrieb rückschaltbar. Sie besitzt einen Vollbetriebsschaltungsteil, der nur während eines Vollbetriebs der Steuerschaltung betriebsfähig ist und einen Hauptoszillator aufweist. Sie umfaßt einen Standby-Schaltungsteil, der sowohl im Vollbetrieb als auch im Standby-Betrieb betriebsfähig ist und einen nachstimbaren Standby-Oszillator aufweist. Der Standby-Oszillator wird während Aufweckzeiten unter Zuhilfenahme des Hauptoszillators nachgestimmt.

Bei einer Ausführungsform der Erfindung umfaßt der Vollbetriebsschaltungsteil eine Steuereinrichtung und enthält der Standby-Schaltungsteil eine Frequenzsteuereinrichtung, in der ein die Oszillatorfrequenz des Standby-Oszillators steuerndes Frequenzsteuersignal speicherbar ist, und eine von einem Ausgangssignal des Standby-Oszillators gesteuerte Aufweckeinrichtung, mittels welcher während der Aufweckzeiten jeweils mindestens die Steuereinrichtung und der Hauptoszillator in den Vollbetrieb bringbar sind. Es ist eine Frequenzmeßeinrichtung vorgesehen, mittels welcher während der Aufweckzeiten jeweils eine Messung der Oszil-

lators-Ist-Frequenz des Standby-Oszillators durchführbar ist. Diese Ausführungsform besitzt eine Frequenzkorrektureinrichtung, mittels welcher die während der jeweiligen Aufweckzeit gemessene Oszillator-Ist-Frequenz mit einer Oszillator-Soll-Frequenz vergleichbar ist und mittels welcher ein von dem jeweiligen Vergleichsergebnis abhängendes korrigiertes Frequenzsteuersignal erzeugbar und jeweils als neues Frequenzsteuersignal in die Frequenzsteuereinrichtung einspeicherbar ist.

Bei einer derartigen Steuerschaltung wird also bei jedem Aufweckvorgang die Ist-Frequenz des Standby-Oszillators gemessen und bei einer Abweichung der Ist-Frequenz des Standby-Oszillators von dessen Soll-Frequenz eine Nachstimmung des Standby-Oszillators auf die gewünschte Soll-Frequenz bewirkt. Aufgrund der relativ kurzen zeitlichen Abstände zwischen den einzelnen Aufweckzeiten hält der Standby-Oszillator somit trotz seiner von Haus aus schlechten Frequenzkonstanz seine Soll-Frequenz mit sehr hoher Zuverlässigkeit ein.

Bei einer bevorzugten Ausführungsform der Erfindung enthält die Steuerschaltung eine Zustandsüberwachungseinrichtung, mittels welcher im Standby-Betrieb der Steuerschaltung die jeweiligen Zustände vorbestimmter Sensoren und/oder Detektoren und/oder andersartiger elektrischer Einrichtungen überwachbar und die Steuerschaltung bei der Feststellung vorbestimmter Zustände in den Vollbetrieb rückschaltbar ist.

Die Steuerschaltung kann einen Mikrocontroller aufweisen, der mindestens einen Interrupteingang aufweist, über den der Mikrocontroller aus dem Standby-Betrieb in den Vollbetrieb rückschaltbar ist.

Bei einer Ausführungsform der Erfindung kann die Frequenz des Standby-Oszillators mittels eines digitalen Frequenzsteuersignals steuerbar sein. Bei Verwendung eines IC-Oszillators als Standby-Oszillator kann eine Mehrzahl von verschiedenen gewichteten Abstimmstromquellen vorgesehen sein, wobei mit dem digitalen Frequenzsteuersignal bestimmt wird, welche der Abstimmstromquellen jeweils zur Aufladung einer Kapazität des Standby-Oszillators eingeschaltet werden.

Die Frequenzsteuereinrichtung kann ein Frequenzsteuersignalregister aufweisen, in dem das Frequenzsteuersignal, das sich während der jeweiligen Aufweckzeit aus einem Vergleich von Ist- und Soll-Frequenz des Standby-Oszillators ergeben hat, speicherbar ist und dessen Speicherinhalt die jeweilige Frequenz des Standby-Oszillators bestimmt.

Die Frequenzmeßeinrichtung kann eine Zeitfenster-einrichtung aufweisen, mittels welcher innerhalb der jeweiligen Aufweckzeitdauer ein Zeitfenster mit einer von der Schwingungsperioden-Ist-Dauer des Standby-Oszillators abhängenden Fensterdauer geöffnet, die Anzahl der während der Fensterdauer auftretenden Schwingungen des Hauptoszillators gezählt und der so erhaltene Zählwert mittels einer Frequenzvergleichseinrichtung mit einem der Schwingungsperioden-Soll-Dauer des Standby-Oszillators entsprechenden Referenzzählwert verglichen wird.

Die erfindungsgemäße Steuerschaltung eignet sich für eine Zentralverriegelungseinrichtung für ein Kraftfahrzeug, die mehrere elektrische Schalterkontakte aufweist, die beispielsweise an verschiedenen Stellen des Kraftfahrzeugs befindlichen Verriegelungsschlössern zugeordnet sind und von denen bei einer Betätigung der Zentralverriegelungseinrichtung mindestens ein Teil seinen Schaltzustand ändert. Mit der Funktionsüberwachungseinrichtung der Steuerschaltung können die

Schaltzustände mindestens eines Teils der Schalterkontakte überwacht werden. Wird im Standby-Betrieb eine Änderung des Schaltzustandes mindestens eines der elektrischen Kontakte festgestellt, wird in den Vollbetrieb rückgeschaltet.

Die Erfindung wird nun anhand von Ausführungsformen näher erläutert. In den Zeichnungen zeigen:

Fig. 1 ein Blockschaltbild einer Ausführungsform einer erfindungsgemäßen Steuerschaltung;

Fig. 2 Taktsignale eines Hauptoszillators der in Fig. 1 gezeigten Steuerschaltung;

Fig. 3 ein Zeitfenster der in Fig. 1 gezeigten Steuerschaltung;

Fig. 4 mit Hilfe des Zeitfensters herausgegriffene Taktsignale des Hauptoszillators;

Fig. 5 eine Ausführungsform eines bei der Steuerschaltung nach Fig. 1 verwendbaren Standby-Oszillators.

Die in Form eines Blockschaltbildes in Fig. 1 gezeigte Ausführungsform einer erfindungsgemäßen Steuerschaltung umfaßt als Steuereinrichtung einen Microcontroller μC , der unter der Zeittaktsteuerung eines als Quarzoszillator ausgebildeten Hauptoszillators MOSC steht, von dem der Microcontroller μC über einen ersten Microcontroller-Eingang IN1 ein Haupttaktsignal MCLK erhält. Außerdem umfaßt diese Steuerschaltung einen Standby-Oszillator SBOSC, der ein Standby-Taktsignal SBCLK erzeugt. Dieses wird an eine Aufweckschaltung WUP gegeben. Diese erzeugt unter Steuerung des Standby-Taktsignals SBCLK periodisch ein Aufwecksignal, das sie an einen Interrupteingang INT des Microcontrollers μC liefert. Dabei wird das Aufwecksignal bei jedem n-ten Taktimpuls des Standby-Taktsignals SBCLK erzeugt, wobei n eine beliebige ganze Zahl sein kann.

Die Frequenz des Standby-Oszillators SBOSC ist abstimmbar, und zwar mittels eines digitalen Frequenzsteuersignals FCS, das in einem Frequenzsteuersignalregister FCR speicherbar ist. Durch Ändern des Speicherinhalts von FCR ist die Taktfrequenz SBCLK veränderbar.

Die Steuerschaltung weist außerdem als Frequenzmeßeinrichtung einen TIMER auf, der mit dem Microcontroller über einen Datenbus DB in Verbindung steht. Die Frequenzmeßeinrichtung TIMER weist einen Zeitmeßeingang ZE auf, der an den Ausgang einer UND-Verknüpfungsschaltung A angeschlossen ist, die einen mit dem Ausgang des Hauptoszillators MOSC verbundenen ersten Eingang E1, einen mit einem Ausgang einer Gate-Logik GL verbundenen zweiten Eingang E2 und einen mit dem Zeitmeßeingang ZE verbundenen Ausgang O aufweist. Die Gate-Logik GL weist einen Logikeingang LE auf, dem das Standby-Taktsignal SBCLK zugeführt wird. Die Gate-Logik GL erzeugt an einem Logikausgang LA unter zeitlicher Steuerung von SBCLK innerhalb einer jeden m-ten Aufweckzeit-Dauer, wobei m eine beliebige ganze Zahl sein kann und vorzugsweise gleich 1 ist, ein Fenstersignal GATE, das die Dauer eines Zeitfensters TF (Fig. 3) bestimmt und einerseits dem zweiten Eingang E2 von A und andererseits einem zweiten Microcontroller-Eingang IN2 zugeführt wird. Während der Dauer dieses Fenstersignals GATE ist die UND-Verknüpfungsschaltung A für das Haupttaktsignal MCLK (Fig. 2) des Hauptoszillators MOSC durchlässig. Die Frequenzmeßeinrichtung TIMER zählt die Anzahl der ihr während des jeweiligen Zeitfensters TF zugeführten Taktimpulse des Haupttaktsignals MCLK (Fig. 4). Am Ende des jeweiligen

Zeitfensters TF, das dem Microcontroller μC von der Gate-Logik GL über den zweiten Microcontroller-Eingang IN2 gemeldet wird, fragt der Microcontroller μC über den Datenbus DB aus der Frequenzmeßeinrichtung TIMER den am Ende des Zeitfensters TF erreichten Zählwert ab.

Der Hauptoszillator MOSC weist beispielsweise eine Frequenz von 8 MHz auf und der Standby-Oszillator SBOSC hat z. B. eine Frequenz von 32 KHz. In das Zeitfenster TF, das streng mit der Frequenz des Standby-Oszillators SBOSC korreliert ist und beispielsweise die Dauer eines Taktimpulses von SBCLK hat, passen daher in der Praxis wesentlich mehr Taktimpulse MCLK als in den Fig. 2 bis 4 dargestellt ist.

Im Microcontroller μC ist ein Soll-Zählwert gespeichert, welcher einer vorbestimmten Soll-Frequenz des Standby-Oszillators SBOSC entspricht. Der am Ende eines Zeitfensters TF von TIMER an den Microcontroller μC gelieferte Zählwert, welcher der jeweiligen Ist-Frequenz des Standby-Oszillators SBOSC entspricht und daher als Ist-Zählwert bezeichnet wird, wird im Microcontroller μC mit dem Soll-Zählwert verglichen. Weicht der jeweilige Ist-Zählwert vom Soll-Zählwert ab, erzeugt der Microcontroller μC ein Korrektursignal und in Abhängigkeit davon ein digitales Frequenzsteuersignal FCS, das vom Microcontroller μC über den Datenbus DB in das Frequenzsteuersignalregister FCR eingeschrieben wird. Außerdem wird der TIMER wieder auf einen Anfangszählwert von beispielsweise 0 rückgesetzt.

Das jeweils in das Frequenzsteuersignalregister FCR eingeschriebene Frequenzsteuersignal bestimmt dann die jeweilige Frequenz des Standby-Oszillators SBOSC, bis dem Frequenzsteuersignalregister FCR vom Microcontroller μC ein neues Frequenzsteuersignal geliefert wird.

Fig. 5 zeigt eine bevorzugte Ausführungsform eines für die erfindungsgemäße Steuerschaltung geeigneten Standby-Oszillators SBOSC. Dieser Standby-Oszillator ist in an sich bekannter Weise als IC-Oszillator aufgebaut, also als ein Oszillator, der einen Kondensator aufweist, der periodisch abwechselnd mittels einer Stromquellen-Einrichtung aufgeladen und mittels eines Schalters entladen wird.

Der in Fig. 5 gezeigte Oszillator umfaßt eine zwischen eine Versorgungsspannungsquelle UB und einen Masseanschluß GND geschaltete Reihenschaltung mit einem Kondensator C und vier zueinander parallel geschalteten Stromquellen S1 bis S4. Dem Kondensator C ist ein erster Schalter SW1 parallel geschaltet. Ein Schaltungspunkt P zwischen dem Kondensator C und den Stromquellen S1 bis S4 ist mit einem Eingang eines Komparators COM verbunden, dessen Ausgangssignal den Schaltzustand des Schalters SW1 steuert. Die Stromquelle S1 dient als Hauptstromquelle und ist mit dem Kondensator C permanent verbunden. Die Stromquellen S2 bis S4 dienen als Abstimmstromquellen.

Zwischen jede der Abstimmstromquellen S2 bis S4 und die Spannungsversorgungsquelle UB ist einer von drei Schaltern SW2 bis SW4 geschaltet. Die Schaltzustände der Schalter SW2 bis SW4 werden mittels Schaltersteuersignalen FCS1, FCS2 bzw. FCS3 gesteuert, bei denen es sich um verschiedene Bit-Stellen des im Frequenzsteuersignalregister FCR gespeicherten Frequenzsteuersignals FCS handelt.

Die Abstimmstromquellen S2 bis S4 liefern verschiedenen große Stromwerte I_1 bzw. $I_{1/2}$ bzw. $I_{1/4}$ und sind dem Dual-Zahlensystem entsprechend gewichtet.

Der in Fig. 5 gezeigte Oszillator funktioniert derart, daß der Kondensator C bei geöffnetem Schalter SW1 mit dem Strom mindestens der Hauptstromquelle S1 aufgeladen wird. Die Ladespannung des Kondensators C erhöht sich entsprechend, bis diese Ladespannung einen vorbestimmten Referenzwert erreicht, woraufhin der Komparator COM ein Ausgangssignal erzeugt, welches den Schalter SW1 in dessen leitenden Zustand bringt, was zu einer schlagartigen Entladung des Kondensators C führt. Dieses abwechselnde Auf- und Entladen des Kondensators wiederholt sich periodisch, wobei die Steilheit des Anstiegs der Ladespannung und damit die jeweilige Zeitdauer des Aufladevorgangs von der Aufladestromstärke abhängt. Diese wiederum hängt davon ab, wieviele der Abstimmstromquellen S2 bis S4 mittels der zugehörigen Schalter SW2 bis SW4 eingeschaltet sind. Und dies wird durch das im Frequenzsteuersignalregister FCR jeweils gespeicherte digitale Frequenzsteuersignal FCS bestimmt.

Bei Verwendung der Steuerschaltung für eine Zentralverriegelungseinrichtung eines Kraftfahrzeuges kann die Aufweckschaltung WUP gleichzeitig als Zustandsüberwachungseinrichtung verwendet werden, mittels welcher die jeweiligen Zustände vorbestimmter (nicht gezeigter) Sensoren und/oder Detektoren oder andersartiger elektrischer Einrichtungen, beispielsweise von elektrischen Schalterkontakten, die verschiedenen Verriegelungsschlössern des Kraftfahrzeugs zugeordnet sind, überwacht werden.

Im folgenden wird die Betriebsweise der in Fig. 1 gezeigten Steuerschaltung für den Fall betrachtet, daß sie im Zusammenhang mit der Steuerung einer Zentralverriegelungseinrichtung für ein Kraftfahrzeug verwendet wird.

Es sei zunächst angenommen, daß die gesamte Steuerschaltung arbeitet, sich also im Vollbetrieb befindet. Ist mittels der Zustandsüberwachungseinrichtung während einer vorbestimmten Zeitdauer kein Steuerbedarf durch die Steuerschaltung festgestellt worden, beispielsweise weil entweder das Kraftfahrzeug insgesamt nicht benutzt wird oder die Zentralverriegelung längere Zeit nicht mehr betätigt worden ist, wird der Microcontroller μC mittels eines Stop-Befehls in dem gerade aktuellen Programmschritt angehalten und abgeschaltet.

Von der Abschaltung sind nur der Microcontroller μC und der Hauptoszillator MOSC und möglicherweise weitere, in Fig. 1 nicht gezeigte, Einrichtungen der Schaltungsanordnung betroffen. Die weiteren in Fig. 1 gezeigten Schaltungsteile, nämlich der Standby-Oszillator SBOSC, das Frequenzsteuersignalregister FCR, die Gate-Logik GL, der TIMER und die Aufweckschaltung WUP sind von der Abschaltung nicht betroffen, sondern bleiben zur Aufrechterhaltung des Standby-Betriebes eingeschaltet.

Während dieses Standby-Betriebes wird unter Steuerung des Standby-Taktsignals SBCLK von der Aufweckschaltung WUP periodisch nach bestimmten Zeitabständen, beispielsweise nach jeweils 1 s, der Microcontroller μC über den Eingang INT für eine jeweilige Aufweckzeit von beispielsweise 1 ms eingeschaltet, was zum Einschalten auch des Hauptoszillators MOSC führt. Während der jeweiligen Aufweckzeit wird mittels der Gate-Logik GL jeweils ein Zeitfenster TF erzeugt, mit Hilfe von μC der Vergleich zwischen Ist-Frequenz und Soll-Frequenz des Standby-Oszillators SBOSC durchgeführt und das vom Ergebnis dieses Vergleichs abhängende neue Frequenzsteuersignal in das Frequenzsteuersignalregister FCR eingeschrieben, was zu

einer entsprechenden Steuerung der Schalter SW2 bis SW4 des in Fig. 5 gezeigten Standby-Oszillators SBOSC führt. Nach Ablauf der Aufweckzeit werden der Microcontroller μC und der Hauptoszillator MOSC wieder abgeschaltet.

Stellt die Aufweckschaltung WUP hinsichtlich eines oder mehrerer der von ihr überwachten elektrischen Kontakte eine Zustandsänderung während einer Standby-Zeitdauer fest, gibt sie unmittelbar, d. h., ohne die nächste Aufweckzeit abzuwarten, über den Interrupt-Eingang INT einen als Aufwecksignal wirkenden Interrupt-Befehl an den Microcontroller μC , woraufhin dieser und der Hauptoszillator MOSC eingeschaltet werden, die Steuerschaltung somit in den Vollbetrieb rückgeschaltet wird. Da der Microcontroller μC jeweils durch einen Stop-Befehl abgeschaltet wird, setzt der Microcontroller μC bei jedem Aufweckvorgang seinen Betrieb in demjenigen Programmschritt fort, in welchem er zuvor durch den Stop-Befehl abgeschaltet worden ist.

Patentansprüche

1. Steuerschaltung, die während Zeiten ohne Steuerbedarf in einen Standby-Betrieb schaltbar und während des Standby-Betriebs wiederholt für jeweils eine kurze Aufweckzeit in einen Vollbetrieb rückschaltbar ist;
mit einem Vollbetriebsschaltungsteil, der nur während eines Vollbetriebs der Steuerschaltung betriebsfähig ist und einen Hauptoszillator (MOSC) aufweist;
und mit einem Standby-Schaltungsteil, der sowohl im Vollbetrieb als auch im Standby-Betrieb betriebsfähig ist und einen nachstimmbaren Standby-Oszillator (SBOSC) aufweist;
wobei der Standby-Oszillator (SBOSC) während Aufweckzeiten unter Zuhilfenahme des Hauptoszillators (MOSC) nachstimmbar ist.
2. Steuerschaltung nach Anspruch 1,
 - a. mit einem Vollbetriebsschaltungsteil, der eine Steuereinrichtung (μC) aufweist;
 - b. mit einem Standby-Schaltungsteil, der eine Frequenzsteuereinrichtung (FCR), in der ein die Oszillatorfrequenz des Standby-Oszillators (SBOSC) steuerndes Frequenzsteuersignal (FCS) speicherbar ist, und eine von einem Ausgangssignal (SBCLK) des Standby-Oszillators (SBOSC) gesteuerte Aufwekeinrichtung (WUP), mittels welcher während der Aufweckzeiten jeweils mindestens die Steuereinrichtung (μC) und der Hauptoszillator (MOSC) in den Vollbetrieb bringbar sind, aufweist;
 - c. mit einer Frequenzmeßeinrichtung (GL, A, TIMER), mittels welcher während der Aufweckzeiten jeweils eine Messung der Oszillator-Ist-Frequenz (SBCLK) des Standby-Oszillators (SBOSC) durchführbar ist; und
 - d. mit einer Frequenzkorrektureinrichtung (μC), mittels welcher die während der jeweiligen Aufweckzeit gemessene Oszillator-Ist-Frequenz mit einer Oszillator-Soll-Frequenz vergleichbar ist und mittels welcher ein von dem jeweiligen Vergleichsergebnis abhängendes korrigiertes Frequenzsteuersignal (FCS) erzeugbar und jeweils als neues Frequenzsteuersignal (FCS) in die Frequenzsteuereinrichtung (FCR) einspeicherbar ist.

3. Steuerschaltung nach Anspruch 1 oder 2, mit einer Zustandsüberwachungseinrichtung (WUP), mittels welcher im Standby-Betrieb der Steuerschaltung die jeweiligen Zustände vorbestimmter Sensoren und/oder Detektoren und/oder andersartiger elektrischer Einrichtungen überwachbar und die Steuerschaltung bei der Feststellung vorbestimmter Zustände in den Vollbetrieb rückschaltbar ist.

4. Steuerschaltung nach Anspruch 2 oder 3, bei welcher die Steuereinrichtung einen Mikrocontroller (μC) aufweist, der mindestens einen Interrupteingang (INT) aufweist, über den der Mikrocontroller (μC) aus dem Standby-Betrieb in den Vollbetrieb rückschaltbar ist.

5. Steuerschaltung nach einem der Ansprüche 1 bis 4, bei welcher die Frequenz des Standby-Oszillators (SBOSC) mittels eines digitalen Frequenzsteuersignals (FCS) steuerbar ist.

6. Steuereinrichtung nach Anspruch 5, bei welcher der Standby-Oszillator (SBOSC) einen Rampengenerator mit in Abhängigkeit von dem digitalen Frequenzsteuersignal (FCS) umschaltbarer Rampenteilheit aufweist.

7. Steuereinrichtung nach Anspruch 6, bei welcher der Rampengenerator eine Kapazität (C) umfaßt, die periodisch abwechselnd mittels einer Stromquellschaltung (S1 bis S4) aufladbar und mittels einer Entladeeinrichtung (SW1) entladbar ist, wobei die Stromquellschaltung (S1 bis S4) eine zu der Kapazität (C) in Reihe geschaltete, die Grundfrequenz des Standby-Oszillators bestimmende Hauptstromquelle (S1) und mehrere der Hauptstromquelle (S1) parallel geschaltete, unterschiedlich gewichtete Abstimmstromquellen (S2 bis S4) aufweist, zu jeder der Abstimmstromquellen (S2 bis S4) ein steuerbarer Schalter (SW2 bis SW4) in Reihe geschaltet ist und die Schalter (SW2 bis SW4) in Abhängigkeit von dem Frequenzsteuersignal (FCS) steuerbar sind.

8. Steuerschaltung nach Anspruch 7, bei welcher die einzelnen Abstimmstromquellen (S2 bis S4) eine dem Dualzahlensystem entsprechende Stromstärkenwichtung aufweisen.

9. Steuerschaltung nach einem der Ansprüche 5 bis 8, bei welcher die Frequenzsteuereinrichtung (FCR) ein Frequenzsteuersignalregister (FCR) aufweist, in dem das jeweils von der Frequenzvergleichseinrichtung (μC) gelieferte digitale Frequenzsteuersignal (FCS) speicherbar ist und dessen Speicherinhalt die jeweilige Frequenz des Standby-Oszillators bestimmt.

10. Steuerschaltung nach einem der Ansprüche 2 bis 9, bei welcher die Frequenzmeßeinrichtung eine Zeitfenstereinrichtung (GL, A, TIMER) aufweist, mittels welcher innerhalb der jeweiligen Aufweckzeitdauer ein Zeitfenster (TF) mit einer von der Schwingungsperioden-Ist-Dauer des Standby-Oszillators (SBOSC) abhängenden Fensterdauer geöffnet, die Anzahl der während der Fensterdauer auftretenden Schwingungen des Hauptoszillators (MOSC) gezählt und der so erhaltene Zählwert mittels der Frequenzvergleichseinrichtung (μC) mit einem der Schwingungsperioden-Soll-Dauer des Standby-Oszillators (SBOSC) entsprechenden Referenzzählwert verglichen wird.

11. Steuerschaltung nach Anspruch 10, bei welcher die Frequenzmeßeinrichtung (GL, A, TIMER) auf-

weist:

eine Gate-logikeinrichtung (GL) mit einem Logik-
eingang (LE), der mit dem Ausgangssignal
(SBCLK) des Standby-Oszillators (SBOSC) beauf-
schlagbar ist, und mit einem Logikausgang (LA),
von dem ein Fenstersignal (GATE) abnehmbar ist;
eine UND-Verknüpfungsschaltung (A) mit einem
mit einem Ausgang des Hauptoszillators (MOSC)
gekoppelten ersten Eingang (E1), einem mit dem
Logikausgang (LA) gekoppelten zweiten Eingang
(E2) und einem Ausgang (O), der mit einem Zähl-
eingang (ZE) eines Zählers (TIMER) gekoppelt ist,
mittels welchem die während einer Fensterdauer
auftretenden Hauptoszillatorschwingungen zähl-
bar sind.

12. Zentralverriegelungseinrichtung für ein Kraft-
fahrzeug,
mit mehreren elektrischen Schalterkontakten, die
an verschiedenen Stellen des Kraftfahrzeugs be-
findlichen Verriegelungsschlössern zugeordnet
sind und von denen bei einer Betätigung der Zen-
tralverriegelungseinrichtung mindestens ein Teil
seinen Schaltzustand ändert,
mit einer Steuerschaltung nach einem der Ansprü-
che 3 bis 11, mit deren Funktionsüberwachungsein-
richtung (WUP) die Schaltzustände mindestens ei-
nes Teils der Schalterkontakte überwachbar sind
und die bei der Feststellung während des Vollbe-
triebs, daß sich während einer vorbestimmten Zeit-
dauer keine Schaltzustandsänderungen ergeben
haben und daher derzeit kein Steuerbedarf besteht,
in den Standby-Betrieb umschaltbar ist, und die bei
der Feststellung einer Änderung des Schaltzustan-
des mindestens eines der elektrischen Kontakte
während des Standby-Betriebs in den Vollbetrieb
rückschaltbar ist.

Hierzu 1 Seite(n) Zeichnungen

40

45

50

55

60

65

- Leerseite -

